

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-086788

(43)Date of publication of application : 02.04.1996

(51)Int.CI. G01N 37/00

(21)Application number : 06-244864 (71)Applicant : OLYMPUS OPTICAL CO LTD

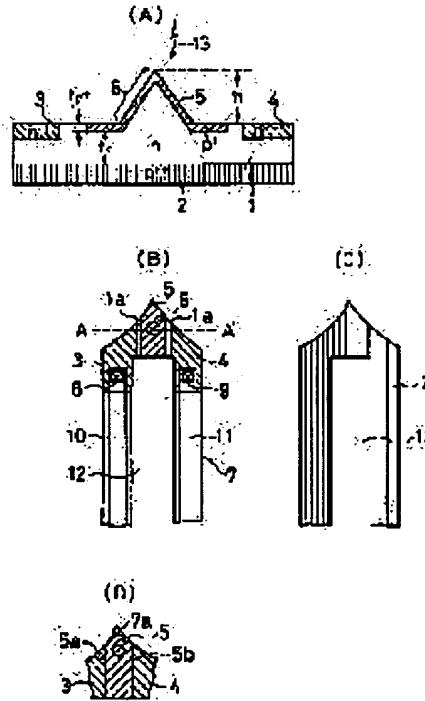
(22)Date of filing : 14.09.1994 (72)Inventor : MATSUMOTO KAZUYA
TAKAYAMA MICHIO
KAMIYA NOBUTAKA
HASEGAWA MAMORU

(54) INTEGRATED SPM SENSOR

(57)Abstract:

PURPOSE: To provide an integrated SPM(scanning probe microscope) sensor equipped with a photodetector having high sensitivity for detecting light so that weak incident light can be detected.

CONSTITUTION: A chip 6 projects from the surface of the end of an (n) type semiconductor portion 1 constituting a cantilever portion 7 and serving as a photoelectric conversion region and as a channel region, and a p+ type diffusion layer 5 serving as a gate region is formed on the chip portion 6 and on a nearby surface. An n++ type drain (source) diffusion layer 3 and an n++ type source (drain) diffusion layer 4 are formed on the surface of the (n) type semiconductor portion 1 on both sides of the p+ type diffusion layer 5, and metallic wires 10, 11 are connected to the diffusion layers 3, 4 by way of contact portions 8, 9, and a p++ type diffusion layer 2 is formed on the back of the (n) type semiconductor portion 1, to constitute an integrated SPM sensor having a photojunction gate FET that serves a photodetector.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination] 30.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3452658

[Date of registration] 18.07.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-86788

(43)公開日 平成8年(1996)4月2日

(51)Int.Cl.⁶

G 0 1 N 37/00

識別記号

庁内整理番号

A

F I

技術表示箇所

審査請求 未請求 請求項の数9 FD (全16頁)

(21)出願番号

特願平6-244864

(22)出願日

平成6年(1994)9月14日

(71)出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72)発明者 松本 一哉

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

(72)発明者 高山 美知雄

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

(72)発明者 神谷 宜孝

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

(74)代理人 弁理士 最上 健治

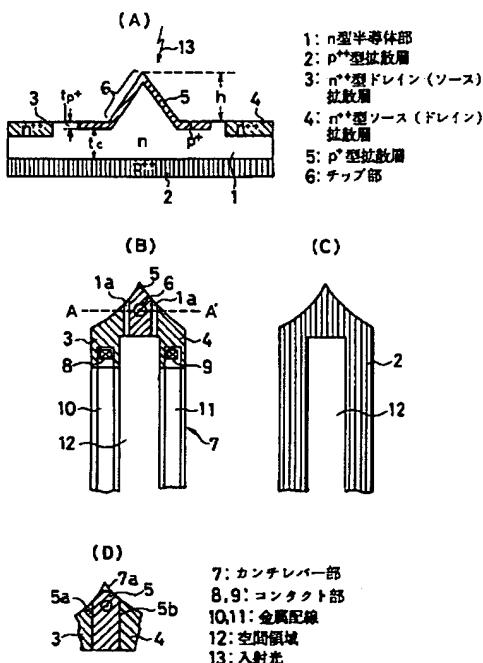
最終頁に続く

(54)【発明の名称】集積型SPMセンサ

(57)【要約】

【目的】 微弱な入射光を検出可能な高光検出感度を有する光検出素子を備えた集積型SPMセンサを提供する。

【構成】 カンチレバー部7を構成し光電変換領域及びチャネル領域となるn型半導体部1の先端表面に、チップ部6を突出形成し、該チップ部6及びその近傍の表面にゲート領域となるp⁺型拡散層5を形成する。そしてp⁺型拡散層5の両側のn型半導体部1の表面にn⁺⁺型ドレイン(ソース)拡散層3とn⁺⁺型ソース(ドレン)拡散層4を形成し、該拡散層3、4にコンタクト部8、9を介して金属配線10、11を接続すると共に、n型半導体部1の裏面にはp⁺⁺型拡散層2を形成して、ホト接合ゲートFETを光検出素子として備えた集積型SPMセンサを構成する。



BEST AVAILABLE COPY

(2)

特開平8-86788

1

2

【特許請求の範囲】

【請求項1】 自由端に探針部を有するカンチレバー部と、該カンチレバー部の基礎部を支持する支持部と、前記探針部が検出する信号を伝達する信号線を具備した集積型SPMセンサにおいて、前記探針部が接合ゲート型ホトFETからなる光検出素子で構成されていることを特徴とする集積型SPMセンサ。

【請求項2】 自由端に探針部を有するカンチレバー部と、該カンチレバー部の基礎部を支持する支持部と、前記探針部が検出する信号を伝達する信号線を具備した集積型SPMセンサにおいて、前記探針部がショットキーゲート型ホトFETからなる光検出素子で構成されていることを特徴とする集積型SPMセンサ。

【請求項3】 自由端に探針部を有するカンチレバー部と、該カンチレバー部の基礎部を支持する支持部と、前記探針部が検出する信号を伝達する信号線を具備した集積型SPMセンサにおいて、前記探針部がMOS型ホトダイオードからなる光検出素子で構成されていることを特徴とする集積型SPMセンサ。

【請求項4】 自由端に探針部を有するカンチレバー部と、該カンチレバー部の基礎部を支持する支持部と、前記探針部が検出する信号を伝達する信号線を具備した集積型SPMセンサにおいて、前記探針部がショットキーゲート型ホトダイオードからなる光検出素子で構成されていることを特徴とする集積型SPMセンサ。

【請求項5】 請求項1～4のいずれか1項に記載の集積型SPMセンサにおいて、前記探針部を構成する光検出素子の表面に、無反射条件をほぼ満足する入射光に対して透明な薄膜が形成されていることを特徴とする集積型SPMセンサ。

【請求項6】 請求項1～4のいずれか1項に記載の集積型SPMセンサにおいて、前記探針部を構成する光検出素子の光電変換領域の上部に存在する入射光に対して不感な領域の厚さを、入射光の吸収長の約半分以下の値に設定していることを特徴とする集積型SPMセンサ。

【請求項7】 請求項1～4のいずれか1項に記載の集積型SPMセンサにおいて、前記探針部を構成する光検出素子の光電変換領域の厚さを、入射光の吸収長の約2倍以上の値に設定していることを特徴とする集積型SPMセンサ。

【請求項8】 請求項1～4のいずれか1項に記載の集積型SPMセンサにおいて、前記探針部を構成する光検出素子の光電変換領域の上部に存在する入射光に対して不感な領域の先端部分が除去されていることを特徴とする集積型SPMセンサ。

【請求項9】 請求項1又は3記載の集積型SPMセンサにおいて、前記探針部を構成する光検出素子の斜面に遮光作用を有する膜を形成したことを特徴とする集積型SPMセンサ。

【発明の詳細な説明】

10

【0001】

【産業上の利用分野】この発明は、走査型プローブ顕微鏡（SPM：Scanning Probe Microscope）に用いられる集積型SPMセンサに関する。

【0002】

【従来の技術】1980年代後半以降、エバネッセント波を用いることにより回折限界を超える分解能を有する光学顕微鏡が提案されている。この顕微鏡は、近視野顕微鏡（SNOM：Scanning near field optical microscope）と呼ばれている。このSNOMは、エバネッセント波が“波長より小さい寸法の領域に局在し、自由空間を伝搬しない”という特性を利用したものである。

【0003】SNOMの測定原理は、まず、測定試料の表面近傍に1波長程度以下の距離までプローブを近づけて、プローブ先端の微小開口を通過する光強度の地図を作成することによって、測定試料に対する解像が成されるものである。SNOMとしてはいくつかの方式が提案されているが、大別すると2つの方式が提案されている。その一つはコレクション方式と呼ばれ、試料の下から光を照射した時に、試料を透過し試料表面近傍に局在したエバネッセント波を、プローブを介して検出しSNOM像とする方式である。他の方式は、微小開口を持ったプローブから試料に対して光を照射し、試料を透過した光を、試料下に設置された光検出器によって検出するという、いわゆるエミッション方式と呼ばれる方式である。この方式は、例えば特開平4-291310号（A.T&T；R.E. Betzig）に開示されている。

【0004】次に、一般的なSNOM装置の概要について説明をする。測定試料は、3次元移動ステージに倒立配置されたプリズム上に載置され、そのプリズムの測定試料の載置されている面に対して、半導体レーザー光を全反射条件を満たす角度で入射させる。その結果、測定試料の表面近傍にエバネッセント光が発生し、このとき、先端を先鋭化させた光ファイバープローブを測定試料表面に近づけると、エバネッセント光が散乱光に変換される。散乱光は、光ファイバープローブを介して光検出器に導光され、散乱光強度の変化が検出される。光検出器によって検出された散乱光強度の変化は、対応した散乱光強度信号に変換され、Z位置制御機構に出力される。Z位置制御機構は、散乱光強度信号に基づいて、3次元移動ステージをZ方向に移動制御して測定試料と光ファイバープローブの先端とを略同位置に固定する。このような状態において、マイクロコンピュータがX/Y走査位置を介して、3次元移動ステージをX/Y移動制御する。その結果、光ファイバープローブは測定試料に対して相対的にXY走査される。このとき、測定試料の表面近傍に発生しているエバネッセント光は、光ファイバープローブによって散乱光に変換される。この散乱光は光検出器によって光強度に対する電気信号に変換され、た後、雑音、バックグラウンド除去等の画像処理が行わ

40

50

(3)

特開平8-86788

3

れ、SNOM画像として表示されるようになっている。
【0005】一方、BinnigとRohrerらにより発明された走査トンネル顕微鏡（STM；Scanning Tunneling Microscope）におけるサーボ技術を始めとする要素技術を利用しながら、STMでは測定し難かった絶縁性の試料を原子オーダーの精度で観察することのできる顕微鏡として、原子間力顕微鏡（AFM；Atomic Force Microscope）が提案されている（特開昭62-130302号：IBM、G.ビニッヒ、サンプル表面の像を形成する方法及び装置）。

【0006】このAFMの構造はSTMに類似しており、走査型プローブ顕微鏡（SPM）の一つとして位置づけられる。AFMでは、自由端に鋭い突起部分（探針部）を持つカンチレバーを、試料に対向・近接させ、探針部の先端の原子と試料原子との間に働く相互作用力により、変位するカンチレバーの動きを電気的あるいは光学的にとらえて測定しつつ、試料をXY方向に走査し、カンチレバーの探針部との位置関係を相対的に変化させることによって、試料の凹凸情報などを3次元的にとらえることができるようになっている。

【0007】このAFMにおいては、カンチレバーの変位を測定する変位測定センサは、カンチレバーとは別途に設けるのが一般的である。しかし最近では、カンチレバー自体に変位を測定できる機能を付加した集積型AFMセンサが、M.Tortoneeseらにより提案されている。この集積型AFMセンサは、例えばM.Tortoneese,H.Yamada, R.C.Barrett and C.F.Quateの論文“Atomic force microscopy using a piezoresistive cantilever”（Transducers and Sensors '91）や、PCT出願WO92/12398に開示されている。

【0008】

【発明が解決しようとする課題】前述のM.Tortoneeseらにより提案されている集積型AFMセンサは、カンチレバーに歪みセンサを集積化したものであるが、同様に光検出機能を持ったセンサーをカンチレバー上に集積化することは容易に発想できる。しかし、単純に光検出機能を持ったセンサ、例えばフォトダイオードを集積化すると、そのフォトダイオードにおいて、光照射により発生したフォトキャリアが半導体内のキャリアと再結合したり、トラップに捕獲されることにより、光電流用のキャリアとして寄与しなくなり、検出効率が低下する。そのため、エバネッセント光の様な微弱で、測定試料表面近傍にしか存在しない光を検出する際には、空乏層まで光が届かず、発生したフォトキャリアは半導体内ですぐに再結合するため、感度が非常に低下する。

【0009】また、従来の光ファイバープローブを使用したSNOMでは、プローブとは別にセンサを設けなければならず、装置が大型化してしまう。それに伴い、外部の振動の影響を受けやすく、しかも作製が容易ではない。また、プローブと光検出機構との距離が離れている

10 (4)

ため、その間で光が損失し光検出効率が悪く、感度が悪くなる。更に、他のSPM装置、特にAFM装置とは装置の構成が全く異なるため、ユーザーはAFM装置とは別に、専用のSNOM装置を購入せざるを得ず、ユーザーには大きな負担となってしまう。

【0010】本発明は、従来の集積型AFMセンサあるいはSNOMにおける上記問題点を解消するためになされたもので、高感度で装置の小型化が可能な集積型SPMセンサを提供することを目的とする。特に請求項1～4記載の各発明は、微弱な入射光が検出可能な高光検出感度を有する光検出素子を備えた集積型SPMセンサを提供することを目的とする。また請求項5～9記載の各発明は、請求項1～4記載の各発明で提案された光検出素子が、さらに高感度特性を達成できるようにした要素構造を提供することを目的とする。

【0011】

【課題を解決するための手段及び作用】上記問題点を解決するため、請求項1～4記載の各発明は、自由端に探針部を有するカンチレバー部と、該カンチレバー部の基端部を支持する支持部と、前記探針部が検出する信号を伝達する信号線を具備した集積型SPMセンサにおいて、前記探針部を接合ゲート型ホトFET（Field Effect Transistor）、ショットキーゲート型ホトFET、MOS型ホトダイオード、ショットキー型ホトダイオードのいずれかからなる光検出素子で構成するものである。

【0012】このように、探針部を接合ゲート型ホトFET、ショットキーゲート型ホトFET、MOS型ホトダイオード、ショットキー型ホトダイオードのいずれかからなる光検出素子で構成することにより小型化されたセンサでエバネッセント光などの微弱な入射光を容易に検出することが可能となる。

【0013】また請求項5～8記載の各発明は、請求項1～4記載の各発明において、探針部を構成する光検出素子の表面に無反射条件をほぼ満足する入射光に対して透明な薄膜を形成したり、光検出素子の光電変換領域の上部に存在する入射光に対して不感な領域の厚さを、入射光の吸収長の約半分以下に設定したり、光電変換領域の厚さを入射光の吸収長の約2倍以上の値に設定したり、光電変換領域の上部に存在する入射光に対して不感な領域の先端部分を除去したりして、集積型SPMセンサを構成するものである。これにより、検出信号を増大させ更に感度を高めることが可能となる。

【0014】また請求項9記載の発明は、請求項1又は3記載の各発明において、探針部を構成する光検出素子の斜面に遮光作用を有する膜を形成して集積型SPMセンサを構成するものである。これにより、ノイズを低減した高感度の集積型SPMセンサが実現できる。

【0015】

【実施例】次に実施例の説明に入るが、その説明に先立

50

(4)

特開平8-86788

5

ち、半導体を用いた光検出素子の受光メカニズムの要素技術について説明する。光を半導体を用いた光検出素子で検出する場合、次の4項目を考慮する必要がある。

- (1) 入射光を最小損失で半導体内部に導く。
- (2) 半導体内部で効率よく光吸収(光電変換)を行う。
- (3) 光吸収によって発生した光励起電荷を、効率よく電荷蓄積領域に集める。
- (4) 収集された電荷を効率よく出力する。

【0016】次に、以上の4項目について順次説明する。なお項目(4)については、各実施例において詳述する。

(1)について。図1に示すように、入射光103が空気100(屈折率 $n_0 = 1$)より入射して、厚さ t を有する透明な絶縁体薄膜101(屈折率 n_1)を通過し、半導体102(屈折率 n_2)に入射する場合を考える。透明な薄膜状絶縁体101の材料としては、 SiO_2 ($n_1 = 1.45$)、 Ta_2O_5 ($n_1 = 2.37$)、 Si_3N_4 ($n_1 = 2.00$)等があげられる。これらの材料においては、可視光($\lambda = 400 \text{ nm} \sim 700 \text{ nm}$)の範囲では、波長に依存しない一定の屈折率値を有している。また、 SiO_2 、 Si_3N_4 等は可視光の範囲においては、吸収はない。

*

$$n_1 = (n_0 \cdot n_2)^{1/2} = (1 \times 3.88)^{1/2} = 1.97 \quad \dots \quad (1)$$

好適な材料としては、 Si_3N_4 ($n_1 = 2.00$)が挙げられる。また、(1)式より次式(4)で示す Si_3N_4 の膜*

$$t = \lambda / (4 \cdot n_1) = 633.4 / (4 \cdot 2) = 79.2 \text{ (nm)} \quad \dots \quad (4)$$

【0020】そこで、絶縁体薄膜101がない場合、絶縁体薄膜101として Ta_2O_5 、 Si_3N_4 、 SiO_2 膜をそれぞれ用いた場合について、各膜厚 t を80nmと固定して、透過率 T を算出した結果を図4に示す。なお、この算出は電磁気学的解法を用いて行ったものであるが、その説明は省略する。図4において、曲線aは空気/Si、曲線bは空気/ Ta_2O_5 /Si、曲線cは空気/ Si_3N_4 /Si★

$$R = (n_0 - n_1)^2 / (n_0 + n_1)^2$$

$\lambda = 400 \text{ nm}$ においては、Siの屈折率 n_1 は5.55であるから、 $R = (5.55 - 1)^2 / (5.55 + 1)^2 = 0.48$ となり、また $\lambda = 700 \text{ nm}$ においては、Siの屈折率 n_1 は3.78であるから、 $R = (3.78 - 1)^2 / (3.78 + 1)^2 = 0.34$ となる。一方、反射率Rと透過率Tとの間には、次式(6)の関係がある。

$$R + T = 1 \quad \dots \quad (6)$$

したがって、波長入が400 nmと700 nmにおける透過率Tは、それぞれ0.52と0.64となり、図4に示した計算結果と、よく合った値となっている。

【0022】シリコンにおいては、図2からわかるように、長波長ほど屈折率nが小さくなるため、透過率(シリコンに光が入る割合)が大きくなる。空気/Si、 N_2 、Siの構成の場合、 $t = 80 \text{ nm}$ 、 $n_1 = 2.00$ の条件は、 $\lambda = 633.4 \text{ nm}$ において、ほぼ無反射条件式(1)、(2)を満たすため、その波長での透過率は、ほぼ100%となっ

6

*【0017】次に、半導体102が単結晶シリコンである場合を考える。図2及び図3に、単結晶シリコンの複素屈折率($n - ik$)の実部及び虚部の波長に関する値を示す。これらの図からわかるように、単結晶シリコンの複素屈折率の実部及び虚部とも波長に依存した関数となっており、前記 SiO_2 等の絶縁体材料の屈折率の波長依存性とは、好対称をなしている。

【0018】ところで、図1に示した構成において、入射光103が半導体102に入る過程においては、①空気/絶縁体界面において多重反射を受け、また②厚さ t の絶縁体薄膜内部において干渉効果を受ける。この時、次式(1)、(2)を満たす条件は、無反射条件と呼ばれ、完全に入射光が半導体内部に通過する条件となる。

$$n_1 t = \lambda / 4 \quad \dots \quad (1)$$

$$n_1^2 = n_0 \cdot n_2 \quad \dots \quad (2)$$

ここで、 λ は入射光の波長である。入射光がHe-Neレーザ光の場合は、波長は633.4 nmである。

【0019】空気中より絶縁体薄膜を通して、633.4 nmの光がシリコン半導体に入射される場合、 $\lambda = 633.4 \text{ nm}$ におけるシリコンの実部屈折率は、図2から3.88であるので、(2)式より次式(3)の屈折率をもつ透明な絶縁体薄膜が望ましいことがわかる。

$$n_1 = (n_0 \cdot n_2)^{1/2} = (1 \times 3.88)^{1/2} = 1.97 \quad \dots \quad (3)$$

*厚 t が、 $\lambda = 633.4 \text{ nm}$ の入射光に対して望ましいことがわかる。

$$t = \lambda / (4 \cdot n_1) = 633.4 / (4 \cdot 2) = 79.2 \text{ (nm)} \quad \dots \quad (4)$$

★i、曲線dは空気/ SiO_2 /Siの各構成に対する透過率を示している。図4の曲線aで示す空気より直接シリコン半導体に光が入射する構成の場合は、最も透過率Tが低い値となっている($\lambda = 630 \text{ nm}$ において、 $T = 65.1\%$ である。)

【0021】一般的の界面においては、反射率Rは、次式(5)で表される。

$$\dots \quad (5)$$

ている(計算値では99.9%となった)。

【0023】また屈折率 n_1 の大小については、 Ta_2O_5 、 $>\text{Si}_3\text{N}_4$ 、 $>\text{SiO}_2$ の関係があるため、透過率のピーク位置は、波長の大小関係で表すと、 $\text{Ta}_2\text{O}_5 > \text{Si}_3\text{N}_4 > \text{SiO}_2$ の関係が成立する。これは(1)式より、ピー

ク位置は次式(7)で表され、膜厚 t が一定ならば、屈折率nが大きいほど波長入が大きくなるためである。

$$\lambda = 4 \cdot n \cdot t \quad \dots \quad (7)$$

但し、ピーク位置の波長においても、 Si_3N_4 以外は、透過率は100%にはならない。これは Si_3N_4 以外は(2)式の条件を満たさないためである。また、 $\lambda = 630 \text{ nm}$ においては、 SiO_2 の透過率は85.7%， Ta_2O_5 の透過率は92.1%となっている。

【0024】図4に示した透過率Tは、先に述べたように電磁気学的解法を用いて算出したものであるが、この電磁気学的解法により多層膜の透過率も容易に算出可能

50

(5)

特開平8-86788

7

である。図5は、 SiO_2 (d_1) / 多結晶Si (d_2) / SiO_2 (d_3) / Si構造の場合に算出した透過率の計算例である。但し、 $d_1 = 0.1 \mu\text{m}$ 、 $d_2 = 0.29 \mu\text{m}$ 、 $d_3 = 0.19 \mu\text{m}$ である。図5からわかるように、多層膜の多重干渉効果により複数のピークが見られる。

【0025】多層膜の場合も、単層膜の場合と同様に無反射条件が考えられる。光の入射側より、空気 ($n = 1.0$) / SiO_2 ($n = 1.5$) / Si, N_x ($n = 2.00$) / Siの構造を考えると、空気 / SiO_2 / Si, N_x の部分構造においては、各屈折率値は、ほぼ(2)式の関係を満たす。また SiO_2 / Si, N_x / Si の構造においても、各屈折率値は(2)式に近い関係となっている。そこで、上記のような多層膜構成における各絶縁体膜の膜厚は、それぞれが(1)式の関係を満たす厚さに設定すればよいことになる。

$$T_1 = I / I_0 = \exp(-\alpha x)$$

ここで、 I_0 は入射光強度、 I は x の厚さを有する材料を透過する光の強度である。また、 α は吸収係数であり、複素屈折率 ($n - ik$) の k とは、次式(9)で表される関係が成立する。

$$\alpha = 4\pi k / \lambda \quad \dots \dots \dots \quad (9)$$

【0028】 SiO_2 、Si, N_x、Ta_x O_y では可視光において、 $k = 0$ とみなせるので、 $I = I_0$ となり、吸収は生じない。単結晶シリコンの k 値は、図3に示した値である。

【0029】前記(9)式を用いて算出した、単結晶シリコンの吸収係数 α [μm^{-1}] の可視光波長に対する値を図6に示す。また図7に、 $1/\alpha$ [μm] (吸収長)と波長との関係を示す。 $1/\alpha$ は吸収長とも呼ばれ、 $1/\alpha$ の厚さの材料層を光が通過すると、透過光は(8)式より、 $1/e = 36.8\%$ に低減する。すなわち、吸収率 A と透過率 T_1 は、次式(10)の関係があるので、 $A = 63.2\%$ の入射光が吸収されることになる。

$$A + T_1 = 1 \quad \dots \dots \dots \quad (10) \quad \text{※}$$

Siの厚さ (μm)	1.0	2.0	3.0	4.0	5.0
吸収率 (%)	29.4	50.1	64.8	75.1	82.4

【0033】Siの厚さが $2 \mu\text{m}$ の場合、Siに入射した光のうち、約半分の光が吸収されることとなる。因みに吸収長は $2.87 \mu\text{m}$ である。

【0034】ところで、波長の関数としての光のエネルギー E (J) = $(1240/\lambda) q = (1240/\lambda) \times 1.6 \times 10^{-19}$ J

したがって、 $\lambda = 630 \text{ nm}$ の光のエネルギーは、 $3.15 \times 10^{-19} \text{ J}$ となる。

【0035】単結晶シリコンのバンドギャップエネルギー E は 1.12 eV である。これにより、(12)式を変形☆

$$\lambda_c = 1240/E_c = 1240/1.12 = 1107 \text{ (nm)} \quad \dots \dots \dots \quad (14)$$

【0036】 $\lambda = 400 \text{ nm} \sim 700 \text{ nm}$ の可視光の領域においては、1ホトンがSi内に吸収されると、1正孔-電子対

8

* 【0026】以上の説明により、項目(1)に関する要件をまとめると、次のとおりである。

① 半導体が単結晶シリコンの場合は、上部構造膜としては、単層のSi, N_x 膜あるいは SiO_2 / Si, N_x の複層膜が、無反射条件の条件式(2)に近い関係を満たすので望ましい。

② 上部構造膜の各層の膜厚については、検出すべき光の波長を定め、また、その波長での各層の形成材料の屈折率値を求め、これらの値を用いて(1)式より得られる膜厚値に設定することにより、半導体への光の透過率が最大となり、良好な感度が実現できる。

【0027】(2)について。半導体あるいは一般の固体中における光の吸収は、次式(8)のランパートの法則 (Lambert's law) により説明される。

$$\dots \dots \dots \quad (8)$$

* 【0030】すなわち、吸収長 ($1/\alpha$) は、入射光が吸収される半導体層の厚さの目安を与える。半導体層の厚さが吸収長の2倍、3倍、4倍の場合は、吸収される光の割合は、それぞれ86%、95%、98%となる。このことにより、半導体層の厚さは、ほぼ吸収長の2倍で十分であることがわかる。

【0031】(8)式と(10)式より、単結晶シリコンあるいは一般の材料での吸収率 A は、単層吸収材料の場合は、次式(11)で表される。

$$A = 1 - \exp(-\alpha x) \quad \dots \dots \dots \quad (11)$$

例えは、 $\lambda = 630 \text{ nm}$ における吸収係数 α は、0.348であり、この値を用いて吸収率 A (ホトンが厚さ x の層内で吸収される割合) を算出した結果を図8に示す。また $\lambda = 630 \text{ nm}$ での吸収率 A と Siの厚さの関係を算出した結果を表1に示す。

【0032】

【表 1】

【0033】Siの厚さが $2 \mu\text{m}$ の場合、Siに入射した光

$$E (\text{eV}) = 1240/\lambda (\text{nm}) \quad \dots \dots \dots \quad (12)$$

$\lambda = 630 \text{ nm}$ の光の eV 単位でのエネルギーは、 1.97 eV となる。ジュール単位では、次式(13)で表される。

$$E (\text{J}) = (1240/\lambda) q = (1240/\lambda) \times 1.6 \times 10^{-19} \quad \dots \dots \dots \quad (13)$$

したがって、 $\lambda = 630 \text{ nm}$ の光のエネルギーは、 $3.15 \times 10^{-19} \text{ J}$ となる。

☆することによって、Siにおける入射光の吸収端入。(こ

れより低エネルギーの長波長の光は吸収されない) が、

次式(14)により算出することができる。

(6)

特開平8-86788

9

が発生するとされている。今までの説明のまとめとして、若干の計算例を示す。 $\lambda = 630 \text{ nm}$ の入射光が、光検出部に 1 pW の強度で照射されるとすると、ホトン数は、 $1 \times 10^{-12} [\text{J}/\text{S}] / ((1240/633) \times 1.6 \times 10^{-19} [\text{J}/\text{個}]) = 3.2 \times 10^6 [\text{個}/\text{S}]$ だけ入射していることとなる。この光を、 Si, N_x 膜 (80 nm 厚) / Si ($3 \mu\text{m}$ 厚) の構造で受光した場合、今までの計算結果として、透過率は 100% 、また吸収率は 64.8% となるので、光検出部の単結晶シリコン中で発生する正孔-電子対の数は、 $3.2 \times 10^6 \times 0.65 = 2.07 \times 10^6 [\text{個}/\text{S}]$ となる。

【0037】次項で詳細な説明を行うが、この発生した正孔-電子対が全て読み出しに使えるとすると、非蓄積モードで直接電流を読み出した時は、その電流値は、 $2.07 \times 10^6 \times 1.6 \times 10^{-19} = 0.33 \text{ pA}$ となる。一方、 $1/60$ 秒間、ホトダイオードに蓄積させた場合は、全てホトダイオードに蓄積されたとすると、 $2.07 \times 10^6 \times 1/60 = 3.4 \times 10^4 [\text{個}]$ のキャリアが蓄積されることとなる。

【0038】以上の説明により、項目(2)に関する要件をまとめると、入射光の波長入に応じて、半導体の吸収係数 α が決まり、光を検出する部分の厚さは、吸収長 $1/\alpha$ の $2 \sim 3$ 倍程度が望ましく、その厚さが得られない場合も、できるだけ厚くする方が好ましい、ということになる。

【0039】(3)について。実際の受光部構造は、何らかのホトダイオード構造とする必要がある。そしてこ*

$$A = [1 - \exp \{-\alpha(t_{\text{in}} - t_{\text{out}})\}] - [1 - \exp \{-\alpha \cdot t_{\text{in}}\}] \\ = \exp \{-\alpha \cdot t_{\text{in}}\} - \exp \{-\alpha(t_{\text{in}} - t_{\text{out}})\} \quad \dots \quad (15)$$

ここで、 $t_{\text{in}} = 0.5 \mu\text{m}$, $t_{\text{out}} = 3 \mu\text{m}$, $t_{\text{out}} = 0.5 \mu\text{m}$ とし、また $\alpha = 0.348$ ($\lambda = 633 \text{ nm}$ の場合) とする
と、 $A = 0.84 - 0.42 = 0.42 = 42\%$ となる。

【0043】前記(2)項の説明において、 $3 \mu\text{m}$ 厚のシリコンの全体が有効光電変換領域となっている場合は、吸収率(変換効率)が 64.8% となっていた。これに對して、上記のように n 型領域201の表面及び裏面に、それぞれ $0.5 \mu\text{m}$ の高不純物領域を形成し、不感領域としても、 $\lambda = 633 \text{ nm}$ の入射光の場合は、あまり感度の低下は生じないことが判った。なお、裏面に n 型領域203を設けない場合は、吸収率 A は 49% となる。

【0044】但し、以上の事例は、あくまで 633 nm の赤色光を入射光とした場合であり、青色光では不感領域となる p 型領域202の厚さの影響は大きく現れる。実際に $\lambda = 450 \text{ nm}$ の入射光 ($\alpha = 4.1$) で、上記構成のホトダイオード構造の光の吸収率 A を、(15)式に基づいて算出すると、表面に p 型領域202がある場合は、 $A = \exp(-4.1 \times 0.5) - \exp(-4.1 \times 2.5) = 0.129 - 3.5 \times 10^{-5} = 12.9\%$ となる。一方、表面に p 型領域202がない場合は、(8)式より、 $A = 1 - \exp(-4.1 \times 2.5) \approx 100\%$ となる。

$$W_d = \{ (2K_d \cdot \varepsilon_d / q \cdot N_d) \times \Phi_d \}^{1/2} \quad \dots \quad (16)$$

10

*のホトダイオード構造が、効率よく光発生電荷を再結合せずに、蓄積領域にためる構成にしなければならない。ホトダイオードには、基本的には逆バイアスを印加して、受光動作をさせる。

【0040】ホトダイオード構造として、図9に示すようなPN接合よりもホトダイオード構造について考察する。PN接合ホトダイオードは最も一般的に用いられるホトダイオードであるが、 n 型領域201の表面には p 型領域202が形成されており、ホトダイオード部の受光領域表面とは反対側の裏面には、 n 型領域203が形成されている場合があり、図示例は、そのような構造のものを示している。ホトダイオード全体の厚さを t_{tot} とし、 p 型領域202の厚さを t_{in} 、 n 型領域203の厚さを t_{out} とする。

【0041】実際の半導体光検出器の製造プロセスにおいては、厚さ $t_{\text{in}}, t_{\text{out}}$ とも、最も深くても $0.5 \mu\text{m}$ 以下に抑えられている。ここで、 p 型領域202、 n 型領域203とも高不純物領域 ($10^{16} \sim 10^{19} \text{ cm}^{-3}$ の不純物濃度) であるために、入射光により正孔-電子対がこれらの高不純物領域で生成しても再結合してしまい、信号電流には寄与しないという悪いケースの場合を考える。一方、 n 型領域201は逆バイアス状態であるため、完全に空乏化しているものとする。そして、 n 型領域201で発生した正孔-電子対は全て光信号電流として取り出せるものとする。

【0042】この場合、有効な光信号電流は、ランバートの法則による(8)式により次式(15)で表される。

30※5) $\approx 100\%$ となる。この結果は、青色光の場合、単結晶シリコンの $0.5 \mu\text{m}$ 程度の薄い部分で、大部分の入射光を吸収してしまうことによるものである。

【0045】ところで、実際の n 型及び p 型領域は、通常上記で示した深さよりも浅く、また n 型及び p 型領域も若干感度を有するため、これらの高不純物領域を形成しても、 $\lambda = 630 \text{ nm}$ 付近の光に対しては、感度の低下はそれ程生じない。例えば、 n 型及び p 型領域とも拡散深さ ($t_{\text{in}}, t_{\text{out}}$) が $0.3 \mu\text{m}$ ならば、(15)式による計算結果は 51% となり、 n 型及び p 型領域ともない場合の吸収率である 64.8% と遜色のない効率が得られる。なお、この場合の感度低下比は 0.79 である。

【0046】前述のように、図9における n 型領域201は空乏化しているのが、感度の点で望ましい。そこで、最後に、この n 型領域201の不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ の場合において、完全に空乏化するのに必要なバイアス値について説明する。片側階段接合 (one-side step junction) を仮定した場合、空乏層幅 W_d (cm) は次式(16)で表される。

(7)

特開平8-86788

11

ここで、 K_s はシリコンの比誘電率、 ε_0 は真空の誘電率、 q は素電荷量、 N_d は不純物濃度であり、また Φ_{bi} は次式 (17) で表される。

$$\Phi_{bi} = kT/q \cdot \ln(N_A N_d / n_i^2) \quad \dots \dots \dots (17)$$

ここで、 kT/q は熱電位、 N_A は p^+ 領域の不純物濃度、 n_i は真性キャリア濃度である。

【0047】ここで、 $N_A = 10^{18} \text{ cm}^{-3}$ 、 $N_d = 10^{15} \text{ cm}^{-3}$ とすると

$$\begin{aligned} W_d &= \{ (2 \times 11.8 \times 8.86 \times 10^{-14} / 1.6 \times 10^{-19} \times 1 \times 10^{15}) \\ &\quad \times (0.76 + V_R) \}^{1/2} \\ &= 1.14 \times 10^{-4} \times (0.76 + V_R)^{1/2} \text{ [cm]} \\ &= 1.14 \times (0.76 + V_R)^{1/2} \text{ [\mu m]} \quad \dots \dots \dots (19) \end{aligned}$$

【0048】図10c、上記 (19) 式から得られる、 $p^+ - n$ 構造に印加する逆バイアスと空乏層幅の関係を示す。実際の p^+ 領域の幅は $0.3 \mu\text{m}$ 程度有るので、 t_{bi} が $3.0 \mu\text{m}$ の場合は、逆バイアス値は 5V で充分である。なお裏面まで空乏化させたくない場合は、これより小さい逆バイアス値を印加すればよい。

【0049】以上の説明により項目 (3) に関する要件をまとめると、次のようになる。

① 半導体検出部に波長入の光が入射するものとし、この時、入射側の表面に空乏化していない高濃度領域が、入射光の波長入で決まる吸収長と同程度の厚さで存在している場合、不感領域である前記高濃度領域で、半分以上の光が吸収され、光検出部の感度を大幅に低下させる。換言すると、入射光側の表面に存在する不感領域の厚さは、検出すべき光の吸収長の半分（透過率60%）以下の厚さであることが望ましい。

② 一方、光電変換領域となる半導体層は、逆バイアスの印加により完全空乏化され、電界によるドリフト機構でキャリアが高速、低再結合率で光発生電荷蓄積領域に抽出されることが望ましい。

【0050】前記項目 (4) の“収集された電荷を効率よく出力する”ことについては、各実施例において、その説明を行う。

【0051】次に、前記 (1) ~ (3) 項に関する説明を前提として、光生成、移送、蓄積されたホトキャリアを利用して効率よく出力することの可能な、ホトセンサ付カンチレバーからなる集積型 SPM センサの実施例について説明する。

【0052】図11の (A) は第1実施例の断面構造図、図11の (B) は表面側の平面構造図、図11の (C) は裏面側の平面構造図であり、図11の (A) は図11の (B) における A-A' 線に沿った断面図である。図11の (A)において、チップ部 6 を含むデバイス断面構造部分が光検出器部分となっている。光検出器については、大別すると、光発生キャリアを蓄積し、そのホトキャリア自体を直接カンチレバー外へ出し検出するホトダイオードタイプと、光発生キャリアをゲート部あるいはベース部に蓄積し、ゲート部あるいはベース部の電位を光発生キャリアにより変化させ、変調されたソースードレ

12

$$* \Phi_{bi} = V_R + \Phi_{bi} \quad \dots \dots \dots (17)$$

ここで、 V_R は逆バイアス電位で、 Φ_{bi} は次式 (18) で表される。

$$* \text{とすると、(18) 式より、} \Phi_{bi} = 0.026 \times \ln \{ 10^9 \times$$

$$10^3 / (1.45 \times 10^9) \} = 0.76\text{V} \text{ となり、前記 (16) 式は、次式 (19) で表される。}$$

イン（エミッターコレクタ）間に流れる電流値を検出するホトトランジスタタイプの2つに分けられる。もちろんホトダイオードタイプ、ホトトランジスタタイプの両者においても、蓄積モードと非蓄積モードの両検出モードが考えられ、本発明は両モードをもちろん念頭においている。

【0053】本実施例は、次に述べる第2実施例と共に、ホトトランジスタタイプの光検出器を備えた集積型

20 SPM センサに関するものである。そして第1実施例の光検出器であるホトトランジスタとしては、ホト接合ゲート FET を用いている。図11の (A) において、1 は例えば単結晶シリコンからなる n 型半導体部で、光電変換領域及びソースードレイン電流が流れるチャネル領域となっており、カンチレバー部 7 を構成している。n 型半導体部 1 の不純物濃度は、約 $1 \times 10^{15} \text{ cm}^{-3}$ から $5 \times 10^{16} \text{ cm}^{-3}$ 前後となっている。また n 型半導体部 1 よりなるチャネル領域の厚さ t_{ch} は、 $0.5 \sim 3.0 \mu\text{m}$ 前後となっている。3 はホト接合ゲート FET におけるカンチレバー表面に形成された n⁺⁺ 型ドレイン（ソース）拡散層であり、また 4 は n⁺⁺ 型ソース（ドレイン）拡散層である。これらの n⁺⁺ 型拡散層 3、4 は後述のゲート拡散領域を構成する p⁺⁺ 型拡散層 5 を中間に存在させる態様で形成されており、その表面濃度は、約 $1 \times 10^{19} \text{ cm}^{-3}$ 以上で、またその接合深さは、 $0.5 \mu\text{m}$ 前後となっている。6 はカンチレバーの先端部表面に形成されたチップ部で、カンチレバー表面より高さ h だけ突出形成されている。前記 p⁺⁺ 型拡散層 5 はチップ部 6 の表面及びその近傍に形成され、ホト接合ゲート FET の接合ゲート拡散層となっている。この p⁺⁺ 型拡散層 5 の接合深さ t_{ch} は $0.5 \mu\text{m}$ 以下で、またその表面濃度は、 $1 \times 10^{16} \text{ cm}^{-3}$ から $1 \times 10^{19} \text{ cm}^{-3}$ 程度となっている。

【0054】2 は n 型半導体部 1 の下面に形成されている p⁺⁺ 型拡散層であり、ホト接合ゲート FET 構造におけるバックゲート領域となっている。この p⁺⁺ 型拡散層 2 の濃度は n 型半導体部 1 の濃度に比べて、1 衍以上高い濃度となっていることが望ましい。

【0055】図11の (A) で示した実施例では、n 型半導体部 1 と p⁺⁺ 型拡散層 2 で接合ダイオード構造としているものを示しているが、p⁺⁺ 型拡散層 2 の代わりに、

(8)

特開平8-86788

13

金属薄膜をn型半導体部1の下面に形成し、ショットキーダイオード構造とすることも可能である。このショットキーダイオード構造は、第1実施例以外の同様の基板側接合ダイオード構造を有するものには、すべて適用することができる。n型半導体部1がn型伝導性を有するシリコンよりなる場合は、ショットキーダイオードを構成する金属薄膜の材料としては、金、アルミニウム、モリブデン、チタン等が挙げられる。

【0056】なお図11の(A)で示した実施例において、上記のように基板側接合ダイオード構造を形成するp++型拡散層2の代わりに、入射光13を反射するような金属膜で形成した場合には、入射光13のうち、下面の金属膜まで達した光は、その金属膜の反射作用によりn型半導体部(光電変換領域)1に返され再入射するため、光電変換効率が上昇するという副次的な効果が得られる。また裏面よりの入射光は金属膜で反射されるため、迷光等の遮光作用により、ノイズの低減が可能となるという副次的な効果も得られる。

【0057】次に、この実施例の動作について説明する前に、この実施例の平面構造について説明する。図11の(B)において、6はチップ部で探針を構成しており、その表面には接合ゲート拡散層となるp+型拡散層5が形成されている。1aはn++型ドレイン拡散層3とp+型拡散層5の間、n++型ソース拡散層4とp+型拡散層5の間の、n型半導体部1からなる間隙部であり、n++型拡散層3、4とp+型拡散層5の間に印加される逆バイアス状態において、耐圧が十分とれる場合には、この間隙部1aは必ずしも必要ではない。具体的にはp+型拡散層5の表面濃度が、約 $1 \times 10^{18} \text{ cm}^{-3}$ 以下の条件がそのような場合に該当する。

【0058】図11の(B)において、8、9はそれぞれn++型ドレイン(ソース)拡散層3、n++型ソース(ドレイン)拡散層4に対するコンタクト部であり、10、11は、それぞれドレイン(ソース)用金属配線、ソース(ドレイン)用金属配線で、例えばアルミニウムで形成されている。図11の(C)は、裏面の平面構造を示しており、p++型拡散層2はバックゲート電極を構成していて、バックゲート電位が印加されるようになっている。なお、図11の(B)、(C)において、12は空間領域であり、この集積型S-PMセンサのカンチレバー部の製造工程においてエッチング除去された部分である。

【0059】なお、図11の(B)におけるp+型拡散層5は、図11の(D)に示すように、カンチレバーの先端7aを残して形成するように構成してもよい。このようにp+型拡散層5を形成すると、p+型拡散層5のゲート容量が低減でき、光の検出感度を上昇させる効果が得られる。p+型拡散層5の平面形状において必須の構成は、p+型拡散層端5a、5bがカンチレバー部表面を横断する形状に形成される点である。これは、コントロール不可能なソース-ドレイン電流を存在させないとい

14

うことである。

【0060】次に、第1実施例の動作について説明する。チップ部6の上方より光13が入射するように配置する。入射光13としては、例えばエバネッセント光やレーザ光など多様なものが検出対象となる。入射光13がチップ部6へ入射すると、p+型拡散層5、n型半導体部1、p++型拡散層2等において、正孔-電子対を生成する。実施例の説明に入る前に、各項目(1)～(3)について説明を行ったように、チップ部6の表面に、入射光に対して無反射条件を満足するような、入射光に対して透明な膜を形成すると、p+型拡散層5の表面が直接空気と接している場合に比べ、光感度の向上が可能となる。この事項は、後述の全ての実施例に対して適用できる。

【0061】前述のように、チップ部6が単結晶シリコンで形成されている場合は、前記透明膜としては、Si_xN_yよりなる単層膜、あるいはSiO_x/Si_yN_zの複層膜が好適である。なおSiO_xの単層膜を用いた場合でも、図4の曲線dに示すように、シリコン表面が露出する場合に比べて、感度は向上する。

【0062】また、入射光13はp+型拡散層5中を一部吸収されながら通過するが、先に説明したように、p+型拡散層5を通過する距離をxとした場合、入射光の波長λで決まる吸収長に対して、 $x \leq \text{吸収長}/2$ の関係を満たすように構成することが望ましい。なお、 $x = \text{吸収長}/2$ の条件下では、シリコンに入射した光のうち、約6割がn型半導体部1に入射可能となる。

【0063】また、 $x \leq \text{吸収長}/2$ の関係を満たすようにxの値を設定できない場合には、p+型拡散層5の不純物濃度を低減し、p+型拡散層5中の少数キャリアである電子の拡散長を長くすることにより、光感度の改善が可能となる。具体的には、p+型拡散層5の表面濃度を、 $10^{16} \sim 10^{17} \text{ cm}^{-3}$ のオーダで設定すればよい。もちろんp+型拡散層5の拡散深さは、この場合でも、浅い方が好適であり、具体的には、t₅を0.3 μm以下に設定すればよい。

【0064】次に、チップ部6の高さhとn型半導体部(チャネル層)1の厚さt₁の合計(h+t₁)は、先に説明したように、入射光の波長λで決まる吸収長の2倍以上の値に設定することが望ましい。例えばλ=633 nmの入射光を考えた場合、シリコンにおける吸収長は2.87 μmとなっている。t₁が2 μm、hが5 μmの場合は、(h+t₁)の値は7 μmとなって吸収長の2.4倍となり、この値は吸収長の2倍より大きな値であり、好適な条件を満たすことになる。すなわち、この場合はn型半導体部1に入射した光の91%が吸収される。

【0065】以上のように、入射光13はn型半導体部1において光電変換され、このうちの正孔が逆バイアス状態となっているp+型拡散層5に流れる。

【0066】以上が光電変換が行われるまでの動作説明

50

(9)

特開平8-86788

15

であり、次に具体的なホト接合ゲートFETの動作について説明する。図12に、ホト接合ゲートFETの駆動バルスのタイミングチャートを示す。動作のサイクルは、光発生・蓄積キャリアのリセット動作期間、光発生電荷蓄積期間、信号読み出し期間の3つに分けられる。そして信号読み出し期間が終了すると、次のリセット動作期間に移行する。

【0067】全期間を通じて、ソース印加電位はグランド電位(0V)に保持される。リセット期間中は、ドレイン電位は0Vとし、p++型拡散層(基板)2には大きい負の電位V_{sub2}を印加し、少なくともn型半導体部1のt₁の厚さの部分を完全に空乏化して、p+型拡散層5中に蓄積された正孔をp++型拡散層2中に掃き出す(パンチスルーリセット)。

【0068】リセット期間中にp++型拡散層2に印加する電位V_{sub2}の値の目安は、前記(16)式で与えられる(|V_{sub2}| > Φ_t)。前記(16)式における空乏層幅W₀が図11の(A)におけるt₁に対応する。またn型半導体部1の濃度はN₀に対応する。但し、p++型拡散層2に印加する電位V_{sub2}は負の電位となるため、V_{sub2}の絶対値を(17)式に代入すればよい。(16)式～(18)式から求められるV_{sub2}は、n型半導体部1が空乏化する最小の電位であり、このV_{sub2}の印加状態においては、p++型拡散層2とp+型拡散層5との間には、*

$$I_{ds} = (W/L) \cdot \mu \cdot V_0 \cdot N \cdot \gamma \cdot q \cdot t \quad \dots \dots \dots (20)$$

ここで、WはFETのゲート幅、LはFETのゲート長である。図13は図11の(B)に示した表面側平面図のチップ部周辺の拡大図であり、図13中にゲート幅W、ゲート長Lに対応する部位を示している。Lとしては約15μm、Wとしては約45μmを、(20)式による計算に用いる。また(20)式において、μはn型半導体部1における電子のモビリティであり、10³ cm²/V·S程度である。V₀はドレイン印加電位であり、ここではV₀=1Vとして計算を行う。Nは光検出器に入射する光の個数であり、単位は(個/秒/cm²)で表される。またγは量子効率、qは素電荷量、tは蓄積期間である。

【0073】次に、I_{ds}の具体的な計算例について説明する。入射光の波長λを633 nmとする。そして、チップ部6に1pWの光が入射するものとする。チップ表面にSi_xN_yの膜が形成され、無反射条件を満たす構造にな

16

*ドナーによる電位障壁が存在するため、実際には、このV_{sub2}より負なる電位をp++型拡散層2に印加する必要がある。なお、リセット動作時には、ソース、ドレイン電圧の少なくとも一方を、フローティング状態としてもよい。

【0069】以上のリセット動作の後、光信号蓄積期間に入る。光信号蓄積期間においては、基本的にはドレイン電位はグランド電位(0V)のままでいる。但し光信号をモニタリングしたい場合は、正のドレイン電位V₀を印加するとよい。図12における点線で、その印加状態を示している。

【0070】また、光信号蓄積期間においては、p++型拡散層2にはグランド電位(0V)、あるいは弱い負の電位V_{sub1}を印加する。光信号蓄積期間においては、入射光13により発生したキャリアのうち、正孔がp+型拡散層(ゲート領域)5に蓄積される。

【0071】光信号蓄積期間後、信号の読み出し動作に入る。信号読み出し期間においては、p++型拡散層2にはV_{sub1}が印加されたままとなる。一方、ドレインには正の電位V₀が印加される。

【0072】次に、光信号読み出し時のホト接合ゲートFETの動作について説明する。FETの非飽和領域(V₀ < p+型拡散層5の電位)においては、ソース～ドレイン電流の増加は、次式(20)で算出される。

※っていると、チップ先端においては、3.2 × 10⁶ 個/Sのホトンが、シリコン表面を通過することになる。これをNに換算すると、4.74 × 10¹¹ 個/秒/cm²となる。p+型拡散層5の不感層の厚さを0.5 μmとし、h及びt₁の値を、それぞれ5 μm、3 μmとすると、吸収率は、exp(-0.348 × 0.5) - exp(-0.348 × 8) = 0.84 - 0.06 = 0.78 = 78%となる。無反射条件を満たすものと仮定したため、量子効率γは0.78となる。蓄積期間tを、1/60 secとすると、この光電荷蓄積により流れ

るソース～ドレイン電流I_{ds}は、(20)式より、I_{ds} =

$$(45/15) \times 10^3 \times 1 \times 4.74 \times 10^{11} \times 0.78 \times 1.6 \times 10^{-19} \times (1/60) = 2.96 \mu A$$

【0074】正確性を期するため、たの手法により、この値を検証する。FETのチャネル抵抗の変調分は、次式(21)で表される。

$$R = L / (q \cdot \mu \cdot N_0 \cdot W \cdot \Delta d) \quad \dots \dots \dots (21)$$

ここで、L等は(20)式において表されたパラメータである。N₀は不純物濃度であり、1 × 10¹⁹ cm⁻³を用いて★

$$R = 15 \times 10^3 / (1.6 \times 10^{-19} \times 10^3 \times 1 \times 10^{19} \times 45 \times 10^{-4} \times \Delta d) \\ = 2.08 / \Delta d \quad \dots \dots \dots (22)$$

Rの単位は[Ω]である。

【0075】ところで、空乏層幅の変化分△d [cm]は、p+型拡散層5の電位変化△Vにより計算されるので、△Vをまず算出する。△Vは次式(23)で算出される。

$$\Delta V = \Delta Q / C \quad \dots \dots \dots \dots \dots (23)$$

ここで、△Qは光発生により蓄積された光電荷量であり、△Q = 3.2 × 10⁶ × 0.78 × (1/60) × 1.6 × 10⁻¹⁹ = 6.66 × 10⁻¹⁹ [C]となる。

【0076】また、p+型拡散層5は、リセット動作に

(10)

特開平8-86788

17

より、フローティング電位状態で初期に-2Vの電位となっていたとすると、初期の空乏層幅W₀は、前出の(19)式で算出される値となる。すなわち、W₀=1.14*

$$C [F] = L \cdot W \cdot (K_r \cdot \epsilon_r / W_0) \quad \dots \dots \dots \quad (24)$$

ここで、K_rはシリコンの比誘電率で、11.8である。

【0077】これにより、(24)式から容量Cを求める
と、 $C = 15 \times 10^{-4} \times 45 \times 10^{-4} \times (11.8 \times 8.86 \times 10^{-11} / 1.894 \times 10^{-4}) = 3.73 \times 10^{-11} [F]$ となる。この値を(23)式に代入して△Vを求める
と、 $\Delta V = 6.66 \times 10^{-11} / (3.73 \times 10^{-11}) = 0.18 [V]$ となる。

【0078】したがって、(19)式を用いて△dを算出すると、 $\Delta d = 1.14 \times 10^{-4} \times \{ (2.76)^{1/2} - (2.58)^{1/2} \} = 1.14 \times 10^{-4} (1.661 - 1.606) = 0.06 \mu m$ となる。また(22)式より、チャネル抵抗の変調分R_hは、 $R_h = 2.08 / \Delta d = 2.08 / (0.06 \times 10^{-4}) = 3.47 \times 10^5 [\Omega]$ となる。そしてFETの電流の変調分△Iとドレイン印加電圧V_dとの間には、次式(25)の関係がある。

$$V_d = \Delta I \cdot R_h \quad \dots \dots \dots \quad (25)$$

この(25)式より、 $\Delta I = 1 / (3.47 \times 10^5) = 2.88 \times 10^{-6} [A]$ となる。この値は、(20)式を用いて算出した値 $2.96 \times 10^{-6} [A]$ と、よく一致する。この2つの値より、1正孔あたりの電流変調度を計算すると、 $70 pA/hole$ となり、電荷変調素子(CMD)の値に近いものとなる。

【0079】非蓄積モードで直接光ダイオード電流をD、C的に読み出す場合には、流れる電流は、 $3.2 \times 10^{-6} \times 0.78 \times 1.6 \times 10^{-12} = 0.4 pA$ と微小な電流となる。これに対して、蓄積モードでFETを使って読み出すと、上記のように約 $2.9 \times 10^{-6} A$ の電流が流れるので、増幅率は、 $2.9 \times 10^{-6} / 0.4 \times 10^{-12} = 7.3 \times 10^6$ 倍となり、非常に大きいことがわかる。

【0080】以上述べたように、上記第1実施例においては、非蓄積モードでホトダイオードを用いて直接光電流を読み出す方式に比べ、非常に大きい信号電流が得られ、またFETでは非破壊読み出しが可能なため、光電流のモニタリングが可能である等の効果が得られる。また上記第1実施例においては、NチャネルFETを用いた構成のものを示したが、半導体の不純物のタイプと、印加バイアスの極性を反対にすることにより、PチャネルFETを形成し、動作させるように構成することもできる。

【0081】次に、第2実施例について説明する。この実施例は第1実施例におけるチップ部を更に高感度化することを目的とするもので、図14に第2実施例のチップ部6の断面構造を示す。図11の(A)に示した第1実施例においては、p⁺型拡散層5はチップ部6の先端まで形成されていたが、本実施例においては、図14に示すように、チップ部6の先端部6aを除いたチップ部の表面上にのみp⁺型拡散層5-1を形成するものである。

18
 $* \times 10^{-4} \times \{ (0.76 + |V|) \}^{1/2} = 1.14 \times 10^{-4} \times (2.76)^{1/2} = 1.894 \times 10^{-4} [\text{cm}]$ であるので、容量Cは、次式(24)で算出される。

【0082】このようにチップ部6の先端部6aにはp⁺型拡散層5-1が形成されていない構造を採用することにより、光の入射領域であるチップ先端部6aは、p⁺型拡散層5-1に逆バイアスを印加することにより空乏化する。すなわち、チップ先端部表面まで、有効な光電変換領域となる。その結果、入射光が、青色光のように波長が短く、半導体における吸収長が著しく小さい入射光に対しても、良好な感度を有する集積型SPMセンサが得られる。

【0083】第2実施例の変形例を図15に示す。この変形例は、チップ先端部を台形構造とし、チップ先端平坦部6bの中央部分にはp⁺型拡散層5-2が形成されないような構成とするものである。この変形例の動作及び効果は、図14に示した第2実施例と同様であるが、更に前記第2実施例に比べ、チップ先端部の受光断面積が大きくなるため、開口率が増加し、更に感度を向上させることができる。

【0084】また、図14及び図15に示した第2実施例及びその変形例は、第1実施例に比べ、p⁺型拡散層の面積が少なくなるため、高感度となるという効果も有する。なお、この第2実施例及びその変形例においても、前述の無反射条件を満たす絶縁膜を、チップ部の表面に追加形成することが可能であり、また同様に、不純物のタイプと印加電圧の極性を変えることにより、PチャネルFETを形成し動作させるように構成することもできる。

【0085】次に、第3実施例について説明する。この実施例は迷光の入射により発生するノイズを低減可能とするように構成したものである。図16は、第3実施例のデバイス断面構造を示す図である。図16からわかるように、この実施例は第1実施例と比べて、付加的な構成として、p⁺型拡散層5上に、チップ部6の先端部6aを除き、アルミニウム等の金属膜などからなる光遮光膜20を形成するものである。

【0086】この光遮光膜20の存在により、チップ部6の先端部6a以外の部分より入射する、検出したくない迷光21は、光遮光膜20の表面で反射され、光電変換部を構成するn型半導体部1には進入が不可能となり、光電変換されなくなる。その結果、光検出器のノイズ成分の減少が可能となり、S/Nの向上が可能となる優れた効果が得られる。

【0087】なお、前述の無反射条件を満たす絶縁膜を設ける場合は、光遮光膜20の上部あるいは下部のいずれに形成してもよい。また同様に、不純物のタイプと印加電圧の極性を変えることにより、PチャネルFETを形成し動作させるように構成することもできる。また前記

50

(11)

特開平8-86788

19

第2実施例及びその変形例に対しても、上記光遮光膜の追加形成は、もちろん可能である。

【0088】次に、第4実施例について説明する。この実施例は、光検出器としてショットキーゲート構造ホトFETを用いるように構成したものである。前記第1～第3実施例においては、光検出器としてp⁺型拡散層等よりなる接合ダイオード構造を有するホトFETを用いたものを示したが、本実施例ではショットキーダイオード構造をホトFETのゲート部に形成するもので、そのデバイス断面構造を図17に示す。図11に示した第1実施例と異なる点は、p⁺型拡散層5の代わりに金属電極30がゲート部に形成されていて、p⁺型拡散層5は設けられていない点である。ショットキーダイオードを構成する金属電極30の材料としては、第1実施例において説明したように、半導体が単結晶シリコンの場合、金、アルミニウム、Nb、Tiなどが挙げられる。また金属電極30の厚さは、チップ部6の先端に入射する光が通過するよう、数百Å以下で、薄膜化されている。その他の構成及び動作は、第1実施例と同様であるので、その説明は省略する。

【0089】この第4実施例の効果としては、第1実施例のものと比べ、p⁺型拡散層5の厚さt₅がなくなるため、n型半導体部1の幅が広くなり、有効光電変換領域が拡がるという点が挙げられる。

【0090】更に、第4実施例においても、その変形例として、第2実施例と同様に、チップ部6の先端部6a又は台形構造とした先端平坦部6bに金属電極30を形成しないように構成することができ、この場合もショットキーダイオード構造として機能が可能となる。第2実施例及びその変形例を示した図14及び図15に示した構成に対応させて、第4実施例の変形例の断面構造を図18及び図19に示す。このように、金属電極30をチップ部6の先端部6aや先端平坦部6bに形成しないように構成した場合の作用効果は、第2実施例及びその変形例と同様であり、その説明を省略する。

【0091】なお、図18、図19に示した第4実施例の変形例においては、金属電極30の厚さは、図17に示した第4実施例のように薄くする必要はない。図18、図19に示した変形例においては、逆に光が通過できないような数千Åの厚さに金属電極30を形成するならば、図16に示した第3実施例と同様に、迷光遮断によるS/Nの増大が達成可能となる優れた効果が得られる。

【0092】上記第4実施例及びその変形例においても、金属電極30の上部に、変形例においては少なくともチップ部6の先端部6a又は先端平坦部6bに、無反射膜を形成することは、勿論可能である。但し、図17に示した第4実施例においては、無反射膜の条件設定に際して、n型半導体部の屈折率の代わりに、入射光の波長入に対する金属電極30の屈折率を使用する必要がある。またp⁺⁺型拡散層2は、勿論第1実施例と同様に、ショッ

20

トキー接合としてもよく、これは前記第2実施例及び第3実施例においても同様である。

【0093】次に、第5実施例について説明する。この実施例は、光検出器としてホトダイオード構造のものを用いるようにしたものである。図20は、P-N接合構造を有するホトダイオードを光検出器として用いた第5実施例を示す断面構成図である。図において、40はn型半導体部で、このn型半導体部40の電位をとるためにn⁺⁺型拡散層41が形成されており、該n⁺⁺型拡散層41にはアルミニウム等よりなる金属配線42が接続されている。そして、これらのn型半導体部40、n⁺⁺型拡散層41、金属配線42等の寸法、濃度、形状等は第1実施例で示したものと同様である。43は、第1実施例のp⁺型拡散層5に対応するチップ部6の表面に形成されたp⁺型拡散層である。このp⁺型拡散層43の拡散深さ、濃度等は第1実施例のp⁺型拡散層5と同様である。45は、p⁺型拡散層43の電位をとるためのアルミニウム等からなる金属配線である。前記p⁺型拡散層43の表面濃度が低く、金属配線45と良好なオーミック特性がとれない場合は、p⁺⁺型拡散層44を形成する。このp⁺⁺型拡散層44の表面濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上、拡散深さは0.5 μm程度が好適値である。

【0094】次に、このように構成した第5実施例の動作について説明する。まず金属配線42と45にp⁺-n接合が逆バイアス状態になるように電位を印加する。すなわち金属配線42に対して金属配線45が負の電位になるようにバイアスを印加する。この状態において、チップ部6の上部より入射光51が入射すると、n型半導体部40において正孔-電子対を生成する。そして、正孔はp⁺型拡散層43へ、一方電子はn⁺⁺型拡散層41へ流れる。例えば、金属配線42と45の間にD.C.的に逆バイアスを印加しておくと、入射光51の光量に比例した光生成電流が流れる。もちろん金属配線42と45の一方を、光電荷蓄積状態時はフローティング状態としておき、信号読み出し時はフローティング状態より電気的に接続し、蓄積されたホトキャリアをパルス電流的に読み蓄積読み出しモードを適用することも可能である。

【0095】この第5実施例においても、図16に示した第3実施例と同様に、金属遮光膜をチップ部斜面に追加形成することによりS/Nの向上を計ることができる。

【0096】次に、第5実施例の変形例を図21に基づいて説明する。この変形例はショットキー接合構造を有するホトダイオードを光検出器として用いるように構成したものである。図21において、46はショットキー接合を形成するための金属電極であり、この金属電極46の材料、膜厚等は、第4実施例に示した金属電極30と同様であり、その説明を省略する。

【0097】次に、このような構成の第5実施例の変形例の動作について説明する。まず金属配線42と金属電極46の間に逆バイアス電位を印加する。この状態で入射光

(12)

特開平8-86788

21

51が入射すると、n型半導体部40において正孔-電子対が発生し、電子は金属配線42に流出し、正孔は金属電極46に流出する。その結果、金属配線42と金属電極46の間には入射光51の光量に比例した光生成電流が流れる。この電流値を検出することにより、光強度を判定することができる。

【0098】次に、図22に基づいて第5実施例の他の変形例を説明する。この変形例はMOS型ホトダイオードを光検出器として用いるように構成したものである。図22において、47はSiO₂等よりなるゲート絶縁膜であり、48は多結晶シリコン等よりなるゲート電極で、p⁺⁺型拡散層44とはオーミックコンタクト性を保っている。すなわち、多結晶シリコンからなるゲート電極48は伝導型がP型であることが望ましい。

【0099】次に、この変形例の動作について説明する。まず金属配線42の電位が0Vとすると、ゲート電極48には、ゲート絶縁膜47の界面49が反転状態となるようなバイアスを印加する。n型半導体部40が、 $1 \times 10^{13} \text{ cm}^{-3}$ の濃度を有する場合、ゲート電極48には、-2Vの電位を印加すれば十分である。この状態では界面49には、正孔の反転層が形成される。

【0100】チップ部6の上部より入射光51が入射すると、n型半導体部40で正孔-電子対を発生する。そして電子は金属配線42へ、一方、正孔は界面50の反転層を経てp⁺⁺型拡散層44へと流れ出る。したがって、金属配線42とゲート電極48の間に流れるホトカレントを読み出すことにより、光量を検出することができる。

【0101】ゲート絶縁膜47及びゲート電極48の厚さは、入射光51の波長で決まる無反射条件に近いような最適膜厚に設定すればよい。例えば、λ = 550 nmの場合は、多結晶シリコンよりなるゲート電極48の膜厚は、600 ~ 800 Åが好適で、またSiO₂からなるゲート絶縁膜47の膜厚は、400 Å以下あるいは1400 ~ 1600 Åが好適であることが、多重干渉の計算から判る。

【0102】以上により、3つのタイプのホトダイオード構造の光検出器を用いたものの基本的な構成及びその動作について説明したが、第2及び第4実施例において説明した構成を応用し、図20の第5実施例におけるチップ部6の先端部のp⁺型拡散層43、図21の変形例における同じくチップ部6の先端部のショットキー金属電極46、図22の変形例における同じくチップ部6の先端部のゲート電極48及びゲート絶縁膜47を除去し、より高感度化を達成する構成とすることもできる。

【0103】また、第5実施例及びその変形例においても、チップ部の最表面に無反射条件が可能となるような入射光に対して透明な絶縁膜を形成することも、勿論可能である。

【0104】更に、図22の変形例に示すように、チップ部とは反対側の裏面にn⁺型拡散層50を形成することができる。このn⁺型拡散層50の電位はn型半導体部40を

22

介してn⁺⁺型拡散層41よりもとれるので、別途電極を形成する必要はない。このn⁺型拡散層50を設けた場合、ダイオードに強く逆バイアスを印加することにより、たとえ裏面まで空乏化したとしても、n⁺型拡散層50の存在により空乏層の伸びが止まるため、裏面は空乏化状態とならず、界面準位の存在による暗電流の増大が防止できるという優れた効果が得られる。この裏面にn⁺型拡散層50を形成する構成は、図20に示した第5実施例及び図21に示した変形例にも適用することができる。

【0105】また、第5実施例及びその変形例における不純物のタイプ及び印加電位の極性を変えることにより、逆タイプのホトダイオード構成とすることも可能である。

【0106】上記第5実施例において用いるホトダイオードは、感度の点で第1～第4実施例において用いているホトFETに劣るが、ホトFETにはない特長を有する。すなわち、ホトダイオード構造を用いた場合において、トンネリング電流と、光信号の両方の信号が入った場合、光信号電流は、図20～図22に示した構成においては、n⁺⁺型拡散層41と他方の電極へ等量流れる。一方、トンネリング電流は他方の電極のみに流れる。つまりn⁺⁺型拡散層41に流れる電流を読み出すことにより光信号が検出でき、一方、他方の電極に流れる電流からn⁺⁺型拡散層41に流れる電流を差し引くことにより、トンネリング電流が検出できる。したがって、ダイオードとしては、2端子構造でありながら、トンネリング電流と光信号を一挙に検出可能となる集積型SPMセンサが、ダイオード構造を光検出器として用いることにより実現可能となる。

【0107】なお、上記各実施例に示した光検出器を備えたカンチレバーで構成した集積型SPMセンサは、冷却して使用することにより、暗電流を低減し、センサのS/Nを更に増大させることも可能である。

【0108】

【発明の効果】以上実施例に基づいて説明したように、請求項1～4記載の各発明によれば、探針部を接合ゲート型ホトFET、ショットキーゲート型ホトFET、MOS型ホトダイオード、ショットキー型ホトダイオードのいずれかからなる光検出素子で構成したので、小型化されたセンサでエバネッセント光などの微弱な入射光を容易に検出することが可能となる。また請求項5～9記載の各発明によれば、請求項1～4記載の各発明における光検出素子の要素構造を改善し、検出信号を増大して更に高感度化したり、ノイズを低減したりすることができる。

【図面の簡単な説明】

【図1】入射光を最小損失で半導体内部へ導く手段を説明するための図である。

【図2】単結晶シリコンの複素屈折率の実部と波長の関係を示す図である。

(13)

特開平8-86788

23

【図3】単結晶シリコンの複素屈折率の虚部と波長との関係を示す図である。

【図4】波長と透過率の関係を示す図である。

【図5】多層膜における波長と透過率の関係を示す図である。

【図6】単結晶シリコンにおける波長と吸収係数の関係を示す図である。

【図7】単結晶シリコンにおける波長と吸収長との関係を示す図である。

【図8】シリコンの厚さと吸収率の関係を示す図である。

【図9】PN接合のホトダイオード構造を示す図である。

【図10】ホトダイオード構造における逆バイアスと空乏層幅との関係を示す図である。

【図11】本発明に係る集積型SPMセンサの第1実施例の断面構造図、表面側の平面構造図、裏面側の平面構造図、及び変形例を示す表面側の平面構造図である。

【図12】ホト接合ゲートFETの駆動バルスのタイミングチャートである。

【図13】図11の(B)に示したチップ部周辺の拡大図である。

【図14】第2実施例のチップ部の断面構造図である。

【図15】第2実施例の変形例を示すチップ部の断面構造図である。

【図16】第3実施例の断面構造図である。

【図17】第4実施例の断面構造図である。

【図18】第4実施例の変形例を示すチップ部の断面構造図である。

【図19】第4実施例の他の変形例を示すチップ部の断面構造図である。

* 【図20】第5実施例の断面構造図である。

【図21】第5実施例の変形例の断面構造図である。

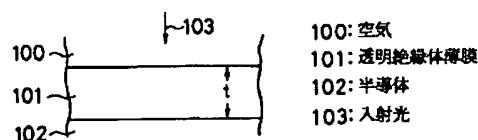
【図22】第5実施例の他の変形例の断面構造図である。

【符号の説明】

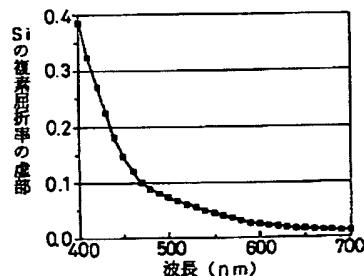
- 1 n型半導体部
- 2 p⁺⁺型拡散層
- 3 n⁺⁺型ドレイン(ソース)拡散層
- 4 n⁺⁺型ソース(ドレイン)拡散層
- 5 p⁺型拡散層
- 6 チップ部
- 7 カンチレバー部
- 8, 9 コンタクト部
- 10 ドレイン(ソース)用金属配線
- 11 ソース(ドレイン)用金属配線
- 12 空間領域
- 13 入射光
- 20 光遮光膜
- 21 迷光
- 30 金属電極
- 40 n型半導体部
- 41 n⁺⁺型拡散層
- 42 金属配線
- 43 p⁺型拡散層
- 44 p⁺⁺型拡散層
- 45 金属配線
- 46 金属電極
- 47 ゲート絶縁膜
- 48 ゲート電極
- 49 界面
- 50 n⁺型拡散層
- 51 入射光

*

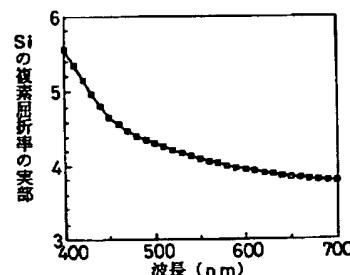
【図1】



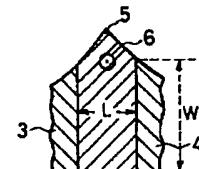
【図3】



【図2】



【図13】



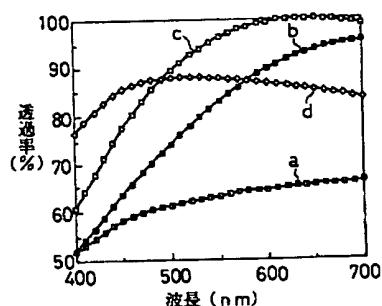
【図18】



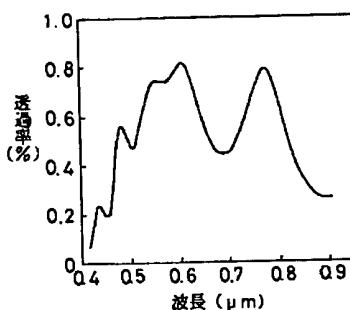
(14)

特開平8-86788

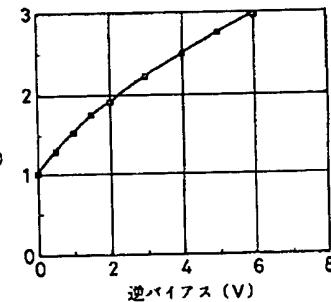
【図4】



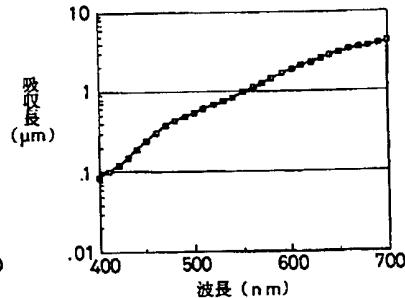
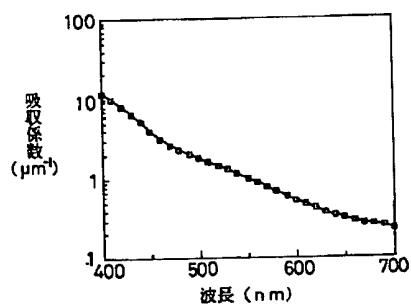
【図5】



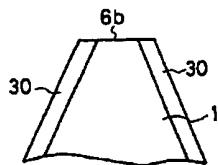
【図10】



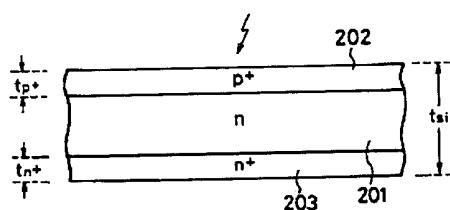
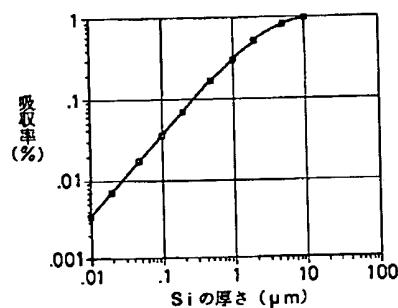
【図6】



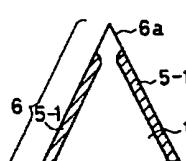
【図19】



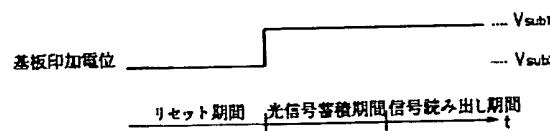
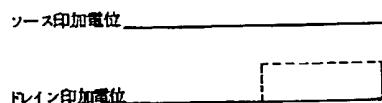
【図8】



【図14】



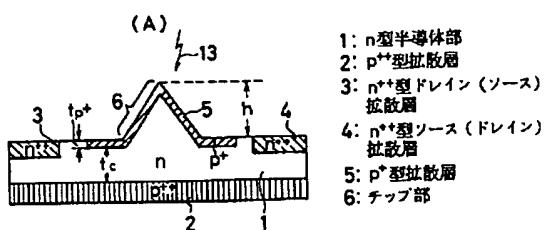
5-1: P⁺型拡散層
6: チップ部
6a: チップ先端部



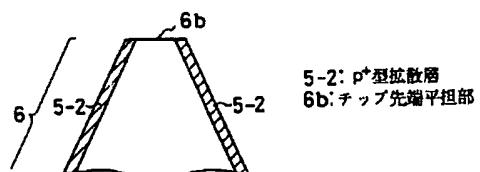
(15)

特開平8-86788

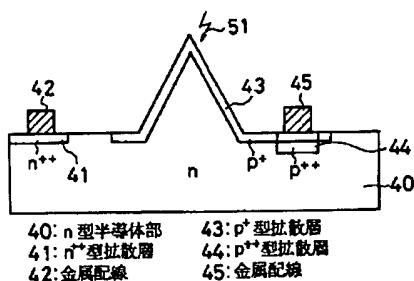
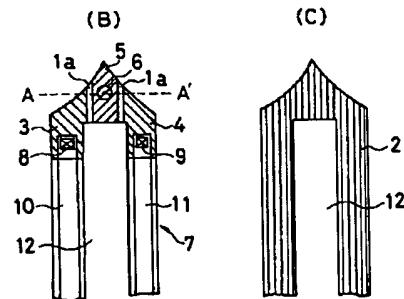
[図11]



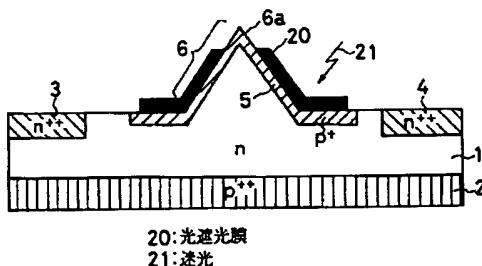
[図15]



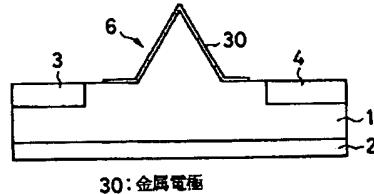
〔図20〕



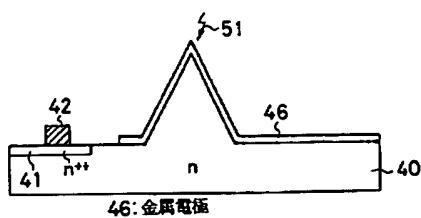
【図16】



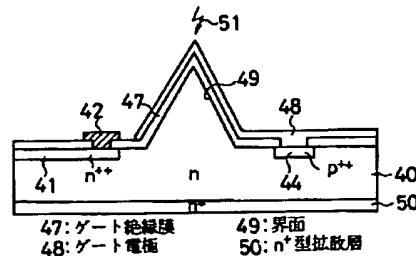
【図17】



[図21]



【図22】



(16)

特開平8-86788

フロントページの続き

(72)発明者 長谷川 守
東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンバス光学工業株式会社内